

CLIPPEDIMAGE= JP02000208870A  
PAT-NO: JP02000208870A  
DOCUMENT-IDENTIFIER: JP 2000208870 A  
TITLE: SEMICONDUCTOR LASER AND ITS MANUFACTURE

PUBN-DATE: July 28, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
ABE, HIROAKI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SONY CORP	N/A

APPL-NO: JP11003039  
APPL-DATE: January 8, 1999

INT-CL\_(IPC): H01S005/16

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor laser which is enhanced in output without degrading the laser performance such as reliability, and provide further a manufacturing method.

SOLUTION: A Fabry-Perot type semiconductor layer is equipped with a first conductivity-type first clad layer 11, an active layer 12 equipped with at least a quantum well layer and at least two barrier layers, and a second conductivity-type second clad layer 13, where a resonator is formed of a pair of the opposed edge faces of the active layer 12, impurities such as boron and voids produced by them are diffused into a region 12a adjacent to the one edge face 19 of the active layer 12, and the quantum well layer and the barrier layers comprises in the active layer 12 are turned to mixed crystal.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-208870

(P2000-208870A)

(43) 公開日 平成12年7月28日 (2000.7.28)

(51) Int.Cl.<sup>7</sup>

H01S 5/16

識別記号

F I

H01S 3/18

テーマコード(参考)

648 5F073

審査請求 未請求 請求項の数9 O L (全7頁)

(21) 出願番号 特願平11-3039

(22) 出願日 平成11年1月8日 (1999.1.8)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 阿部 博明

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100094053

弁理士 佐藤 隆久

Fターム(参考) 5F073 AA13 AA74 AA83 AA86 BA06

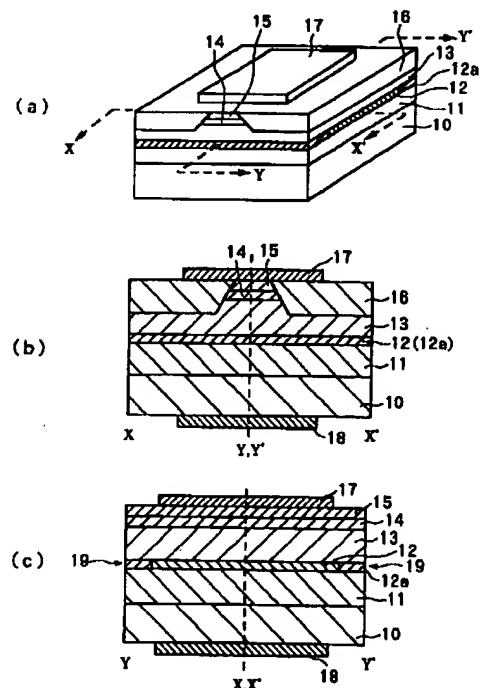
CA14 DA14 DA15 DA16 EA28

(54) 【発明の名称】 半導体レーザおよびその製造方法

(57) 【要約】

【課題】信頼性などのレーザの性能を低下させずに高出力化を可能にする半導体レーザおよびその製造方法を提供する。

【解決手段】基板10上に順に成長された第1導電型の第1クラッド層11と、少なくとも1層の量子井戸層と少なくとも2層の障壁層を有する活性層12と、第2導電型の第2クラッド層13とを有し、活性層の対向する1対の端面19が共振器を構成するファブリペロー型の半導体レーザであって、活性層12の少なくとも一方の端面19近傍領域12aにおいて、ホウ素などの不純物および当該不純物に起因する空孔が拡散されて、活性層12を構成する量子井戸層および障壁層が混晶化されている構成とする。



## 【特許請求の範囲】

【請求項1】基板上に順に成長された第1導電型の第1クラッド層と、少なくとも1層の量子井戸層と少なくとも2層の障壁層を有する活性層と、第2導電型の第2クラッド層とを有し、前記活性層の対向する1対の端面が共振器を構成するファブリペロー型の半導体レーザであって、

前記活性層の少なくとも一方の端面近傍領域において、不純物および当該不純物に起因する空孔が拡散されて、前記活性層を構成する量子井戸層および障壁層が混晶化されている半導体レーザ。

【請求項2】前記活性層の少なくとも一方の端面近傍領域において、前記不純物としてホウ素が導入されている請求項1記載の半導体レーザ。

【請求項3】前記活性層の対向する1対の端面近傍領域において、前記活性層を構成する量子井戸層および障壁層が混晶化されている請求項1記載の半導体レーザ。

【請求項4】前記活性層の対向する1対の端面近傍領域において、前記不純物としてホウ素が導入されている請求項3記載の半導体レーザ。

【請求項5】活性層の対向する1対の端面が共振器を構成するファブリペロー型の半導体レーザの製造方法であって、

基板上に第1導電型の第1クラッド層を形成する工程と、  
前記第1クラッド層の上層に少なくとも1層の量子井戸層と少なくとも2層の障壁層を有する活性層を形成する工程と、  
前記活性層の上層に第2導電型の第2クラッド層を形成する工程と、  
前記共振器を構成する端面となる所定の領域における前記活性層中に、不純物および当該不純物に起因する空孔を拡散して、前記活性層を構成する量子井戸層および障壁層を混晶化する工程とを有する半導体レーザの製造方法。

【請求項6】前記共振器を構成する端面となる所定の領域における前記活性層中に、不純物および当該不純物に起因する空孔を拡散する工程が、  
前記共振器を構成する端面となる所定の領域において前記不純物を導入する工程と、  
前記所定の領域における前記活性層中に前記不純物および当該不純物に起因する空孔を拡散するための熱処理工程とを含む請求項5記載の半導体レーザの製造方法。

【請求項7】前記不純物として、ホウ素を用いる請求項5記載の半導体レーザの製造方法。

【請求項8】前記熱処理工程を半導体層の結晶成長温度以下の温度で処理する請求項6記載の半導体レーザの製造方法。

【請求項9】前記熱処理工程を750℃以下の温度で処理する請求項8記載の半導体レーザの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体レーザおよびその製造方法に関し、特にGaAsなどのIII-V族化合物半導体により構成される半導体レーザおよびその製造方法に関するものである。

## 【0002】

【従来の技術】GaAs基板上にAlGaInP四元混晶半導体を用いた半導体レーザは、600nm帯の可視光が得られ、現在、DVDなどの光ディスク装置における光ピックアップ装置やレーザポインタなどの光源として用いられている。

【0003】上記の半導体レーザにおいては、レーザ光の出力を高めて動作させた時に光学損傷（以下COD（Catastrophic Optical Damage））ともいう）が発生してしまう。これは、半導体レーザの共振器の端面近傍領域における界面準位により、この端面近傍領域でのバンドギャップが小さくなっており、レーザ光の高出力時に端面近傍領域においてレーザ光が吸収されて局所的に温度が上昇することに起因することが知られている。

【0004】例えば多重量子井戸構造を有する共振器の光出力端面の近傍領域に、半導体レーザの発振波長よりもバンドギャップ（エネルギー幅）の大きい窓構造を設け、この光出力端における光学損傷を防止することによって、半導体レーザの高出力化を実現する方法が開発されている。

【0005】例えば、特開平7-58402号公報には、半導体レーザの共振器の端面近傍領域にZnを拡散させて、量子井戸構造を無秩序化し、バンドギャップを広げる方法が開示されている。

【0006】また、例えば特開平10-200190号公報には、半導体レーザの共振器の端面近傍領域に不純物としてNをイオン注入により導入して空孔を形成し、アニール処理により空孔を活性層中に拡散させて、井戸層と障壁層間の相互作用により量子井戸構造を混晶化し、バンドギャップを広げる方法が開示されている。

## 【0007】

【発明が解決しようとする課題】しかしながら、上記の共振器の端面近傍領域にZnを拡散させる半導体レーザにおいては、Znが拡散しやすいことから、窓構造の活性層に導入したZnが他の層に拡散し、光が拡散したZnに吸収されてレーザの性能が低下するという問題があった。

【0008】また、Znによって共振器の端面近傍領域のリーク電流が増加し、そのリーク電流に起因したキャリアの非発光性再結合の際に放出されるエネルギーによって酸化反応が加速されるため、レーザ端面が変質して信頼性が低下するという問題もあった。

【0009】一方、上記の共振器の端面近傍領域にNをイオン注入により導入して空孔を拡散させる半導体レー

ザにおいては、不純物原子(N)が活性層まで拡散しないので、上記のような問題は発生しないが、窒素のイオン半径が大きく、注入されにくいために注入エネルギーを150keV程度要しており、このイオン注入時に結晶がダメージを受け、レーザの信頼性を低下させる問題があった。

【0010】また、イオン注入後のアニール処理においては、850℃と高温の処理を必要としており、この温度が半導体層の結晶成長温度に近いことから、アニール処理に伴う結晶層の劣化が発生するという問題もあった。

【0011】本発明は、かかる事情に鑑みてなされたものであり、その目的は、信頼性などのレーザの性能を低下させずに高出力化を可能にする半導体レーザおよびその製造方法を提供することにある。

【0012】

【課題を解決するための手段】上記の目的を達成するため、本発明の半導体レーザは、基板上に順に成長された第1導電型の第1クラッド層と、少なくとも1層の量子井戸層と少なくとも2層の障壁層を有する活性層と、第2導電型の第2クラッド層とを有し、前記活性層の対向する1対の端面が共振器を構成するファブリペロー型の半導体レーザであって、前記活性層の少なくとも一方の端面近傍領域において、不純物および当該不純物に起因する空孔が拡散されて、前記活性層を構成する量子井戸層および障壁層が混晶化されている。

【0013】上記の本発明の半導体レーザは、好適には、前記活性層の少なくとも一方の端面近傍領域において、前記不純物としてホウ素が導入されている。また、好適には、前記活性層の対向する1対の端面近傍領域において、前記活性層を構成する量子井戸層および障壁層が混晶化されている。さらに好適には、前記活性層の対向する1対の端面近傍領域において、前記不純物としてホウ素が導入されている。

【0014】上記の本発明の半導体レーザは、少なくとも1層の量子井戸層と少なくとも2層の障壁層を有する活性層の少なくとも一方の端面近傍領域において、不純物および当該不純物に起因する空孔が拡散されて、活性層を構成する量子井戸層および障壁層が混晶化されていることから、半導体レーザの共振器の端面近傍領域のバンドギャップを広げることが可能となっている。

【0015】例えばホウ素などの不純物を用いることにより、不純物および当該不純物に起因する空孔を拡散させることができ、不純物の効果と空孔の効果を併用することが可能となっている。すなわち、低い注入エネルギーでホウ素を半導体層へイオン注入可能で、低いアニール温度で不純物の拡散と空孔の拡散を行うことができる。また、ホウ素は従来用いられてきたZnなどの不純物よりも拡散速度が小さく、活性層への不純物の拡散を適度に制御できる。

【0016】このため、従来問題となっていたイオン注入時と高いアニール温度による結晶層へのダメージの発生、あるいは、不純物による光吸収やリーク電流に増加という問題点を抑えて、半導体レーザの共振器の端面近傍領域のバンドギャップを広げ、半導体レーザの高出力化を可能にする。

【0017】また、上記の目的を達成するため、本発明の半導体レーザの製造方法は、活性層の対向する1対の端面が共振器を構成するファブリペロー型の半導体レーザの製造方法であって、基板上に第1導電型の第1クラッド層を形成する工程と、前記第1クラッド層の上層に少なくとも1層の量子井戸層と少なくとも2層の障壁層を有する活性層を形成する工程と、前記活性層の上層に第2導電型の第2クラッド層を形成する工程と、前記共振器を構成する端面となる所定の領域における前記活性層中に、不純物および当該不純物に起因する空孔を拡散して、前記活性層を構成する量子井戸層および障壁層を混晶化する工程とを有する。

【0018】上記の本発明の半導体レーザの製造方法は、基板上に第1導電型の第1クラッド層を形成し、第1クラッド層の上層に少なくとも1層の量子井戸層と少なくとも2層の障壁層を有する活性層を形成し、活性層の上層に第2導電型の第2クラッド層を形成する。次に、半導体レーザの共振器を構成する端面となる所定の領域における活性層中に、不純物および当該不純物に起因する空孔を拡散して、活性層を構成する量子井戸層および障壁層を混晶化する。

【0019】上記の本発明の半導体レーザの製造方法は、好適には、前記共振器を構成する端面となる所定の領域における前記活性層中に、不純物および当該不純物に起因する空孔を拡散する工程が、前記共振器を構成する端面となる所定の領域において前記不純物を導入する工程と、前記所定の領域における前記活性層中に前記不純物および当該不純物に起因する空孔を拡散するための熱処理工程とを含む。

【0020】上記の本発明の半導体レーザの製造方法は、好適には、前記不純物として、ホウ素を用いる。また、好適には、前記熱処理工程を半導体層の結晶成長温度以下の温度で処理し、さらに好適には、750℃以下の温度で処理する。

【0021】上記の本発明の半導体レーザの製造方法によれば、半導体レーザの共振器を構成する端面となる所定の領域における活性層中に、例えばホウ素などの不純物および当該不純物に起因する空孔を拡散して、活性層を構成する量子井戸層および障壁層を混晶化するので、低い注入エネルギーでホウ素を半導体層へイオン注入可能で、例えば750℃以下である半導体層の結晶成長温度以下の温度の低いアニール温度で不純物の拡散と空孔の拡散を行うことができる。また、ホウ素は従来用いられてきたZnなどの不純物よりも拡散速度が小さく、活

性層への不純物の拡散を適度に制御できる。

【0022】従って、イオン注入時と高いアニール温度による結晶層へのダメージの発生、あるいは、不純物による光吸収やリーク電流に増加という問題点を抑えて、半導体レーザの共振器の端面近傍領域のバンドギャップを広げ、半導体レーザの高出力化を可能にする。

【0023】

【発明の実施の形態】図1(a)は本実施形態に係る半導体レーザの実施形態を示す斜視図であり、図1(b)は図1(a)中のX-X'における断面図であり、図1(c)は図1(a)中のY-Y'における断面図である。なお、本実施形態の半導体レーザは、AlGaInP系の材料により構成されたものである。

【0024】図1に示すように、この半導体レーザは、例えば以下の構造を有する。例えば、GaAsからなる基板10上に、AlGaInPからなるn型第1クラッド層11、GaInP層とAlGaInP層を交互に積層させた層からなる活性層12、AlGaInPからなるp型第2クラッド層13、GaInPからなるp型中間層14、および、GaAsからなるp型コンタクト層15が積層している。

【0025】また、上記のp型コンタクト層15にはp型電極17が接続して形成されており、基板10にはn型電極18が接続して形成されている。上記の構造においては、p型電極17およびn型電極18にそれぞれ所定の電圧を印加してキャリアを注入することにより、活性層12において放射性再結合が生じ、光を放射させる。活性層12の対向する1対の端面19が共振器を構成しており、誘導放出による光増幅が行われ、レーザ光が発振するファブリペロー型の半導体レーザを構成している。

【0026】上記の基板10上に形成されたp型コンタクト層15までの積層体の電流注入領域を除く領域において、p型コンタクト層15表面からp型第2クラッド層13の途中の深さまでn型領域16が形成されており、ロスガイド型の電流狭窄構造となるストライプを形成している。

【0027】上記の構造において、活性層12の対向する1対の端面19近傍領域12aにおいて、ホウ素などの不純物およびホウ素に起因する空孔が拡散されており、活性層を構成する量子井戸層および障壁層が混晶化されている。これにより、半導体レーザの共振器の端面近傍領域のバンドギャップを広げることができ、半導体レーザの高出力化を可能にしている。不純物として、上記のホウ素は、不純物および当該不純物に起因する空孔を拡散させることができる。即ち、不純物の効果と空孔の効果を併用することが可能となっている。このため、低い注入エネルギーでホウ素を半導体層へイオン注入可能で、低いアニール温度で不純物の拡散と空孔の拡散を行うことができる。また、ホウ素は従来用いられてきた

Znなどの不純物よりも拡散速度が小さく、活性層への不純物の拡散を適度に制御できる。従って、従来問題となっていたイオン注入時と高いアニール温度による結晶層へのダメージの発生、あるいは、不純物による光吸収やリーク電流に増加という問題点を抑えることが可能である。

【0028】上記の半導体レーザの製造方法について説明する。まず、図1のX-X'における断面図により説明する。図2(a)に示すように、GaAsからなる基板10上に、例えば有機金属化学的気相成長法(以降、MOCVD法(Metal Organic Chemical Vapor Deposition法)ともいう)によりAlGaInP層を成長させ、n型第1クラッド層11を形成する。その上層に、GaInP層とAlGaInP層を交互に積層させて、多重量子井戸構造の活性層12を形成する。その上層に、AlGaInP層を成長させ、p型第2クラッド層13を形成する。その上層に、GaInP層を成長させ、p型中間層14を形成する。その上層に、GaAsを成長させ、p型コンタクト層15を形成する。

【0029】次に、図2(b)に示すように、例えば4μmの幅の電流注入領域をレジスト膜(不図示)で保護し、例えば硫酸系のウェットエッチングを施すことにより、電流注入領域を除く領域において、p型コンタクト層15表面からp型第2クラッド層13の途中の深さまでエッチングしてメサ形状Mを形成する。

【0030】次に、図3(c)に示すように、MOCVD法により、上記のエッチングした部分にn型GaAs層を成長させて、n型領域16を形成し、これによりロスガイド型の電流狭窄構造となるストライプを形成している。ここで、上記の図3(c)に示す構造の図1におけるY-Y'での断面を示す図を図3(d)に示し、以降の工程はこのY-Y'における断面図により説明する。

【0031】次に、図4(e)に示すように、フォトリソグラフィ工程によりレジスト膜Rをパターンニング形成して、半導体レーザの共振器を構成する端面となる所定の領域において、例えば注入エネルギー80keV、ドーズ量 $2.8 \times 10^{14}$  atoms/cm<sup>2</sup>というイオン注入条件で、ホウ素などの不純物D2を導入する。図面上、ホウ素などの不純物イオンが導入された部分を×印で示している。

【0032】次に、図4(f)に示すように、アニール処理における砒素抜けを防止するため、例えばプラズマCVD法により基板10の両面上に酸化シリコンによる被覆膜21a、21bを形成する。次に、例えば680℃の温度で1分間のアニール処理を施す。このアニール処理は、半導体層の劣化を防止するために、半導体層の結晶成長温度以下の温度である750℃以下の低いアニール温度で行う。このアニール処理により、共振器を構成する端面となる所定の領域における活性層12a中

に、ホウ素およびホウ素に起因する空孔を拡散して、活性層12を構成する量子井戸層および障壁層を混晶化する。

【0033】次に、図5(g)に示すように、例えばフッ酸系エッチングなどのウェットエッチング、あるいは、RIE(反応性イオンエッチング)などのドライエッチング処理により、酸化シリコンによる被覆層21a, 21bを除去する。

【0034】次に、図5(h)に示すように、真空蒸着法により、p型コンタクト層15に接続してp型電極17を形成し、さらに基板10に接続してn型電極18を形成する。次に、劈開法により、共振器長500 $\mu$ mとなるように、上記で量子井戸層および障壁層を混晶化した領域に活性層12aにおいて劈開し、共振器を構成する端面19を形成する。以降の工程としては、共振器を構成する端面19の前面に反射率30%、後面に反射率75%となる誘電体膜を形成する。以上で、図1に示す半導体レーザを形成することができる。

【0035】上記の本実施形態の半導体レーザの製造方法によれば、半導体レーザの共振器を構成する端面となる所定の領域における活性層中に、例えばホウ素などの不純物および当該不純物に起因する空孔を拡散して、活性層を構成する量子井戸層および障壁層を混晶化するので、低い注入エネルギーでホウ素を半導体層へイオン注入可能で、例えば750℃以下の低いアニール温度で不純物の拡散と空孔の拡散を行うことができる。また、ホウ素は従来用いられてきたZnなどの不純物よりも拡散速度が小さく、活性層への不純物の拡散を適度に制御できる。従って、イオン注入時と高いアニール温度による結晶層へのダメージの発生、あるいは、不純物による光吸収やリーク電流に増加という問題点を抑えて、半導体レーザの共振器の端面近傍領域のバンドギャップを広げ、半導体レーザの高出力化を可能にする。

#### 【0036】実施例

(試料A(本発明)の作成)図2(a)に示すように、GaAsからなる基板10上に、MOCVD法によりAlGaInP層からなるn型第1クラッド層11、AlGaInP層とAlGaInP層を交互に積層させた多重量子井戸構造の活性層12、AlGaInP層からなるp型第2クラッド層13、GaInPからなるp型中間層14、GaAsからなるp型コンタクト層15を形成した。

【0037】次に、図2(b)に示すように、4 $\mu$ mの幅の電流注入領域となるメサ形状Mを形成し、次に、図3(c)に示すように、MOCVD法によりn型GaAs層からなるn型領域16を形成し、ロスガイド型の電流狭窄構造を形成した。

【0038】次に、図4(e)に示すように、レジスト膜Rをマスクとして、注入エネルギー80keV、ドーズ量 $2.8 \times 10^{14}$ atoms/cm<sup>2</sup>の条件で不純物(ホウ

素)Dを導入し、図4(f)に示すように、被覆膜21a, 21bを形成して、次に、680℃の温度で1分間のアニール処理を施し、ホウ素およびホウ素に起因する空孔を拡散して、共振器を構成する端面となる所定の領域における活性層12a中の量子井戸層および障壁層を混晶化した。

【0039】次に、図5(g)に示すように、被覆層21a, 21bを除去した後、図5(h)に示すように、p型電極17およびn型電極18をそれぞれ形成し、劈開法により、共振器長500 $\mu$ mとなるように、量子井戸層および障壁層を混晶化した領域に活性層12aにおいて劈開し、共振器を構成する端面19を形成した。さらに、共振器を構成する端面19の前面に反射率30%、後面に反射率75%となる誘電体膜を形成して、試料Aを作成した。

【0040】上記のようにして、共振器を構成する端面となる所定の領域における活性層12a中の量子井戸層および障壁層を混晶化することにより、活性層のエネルギー幅を広げることができる。図6は、活性層のPL波長調整のためのアニール処理温度に対するPL波長依存性を示す図である。このように、アニール温度を変えることにより、PL波長を変えることができ、結晶成長後の活性層エネルギー幅であるPL波長645nmに対して、アニール温度710℃ではPL波長は605nmとなり、40nm短波長化した。また、750℃以上の温度でアニール処理を施した場合には、PL光強度が低下し、活性層の劣化が観察された。

【0041】(試料B(従来例)の作成)上記の試料Aに対して、共振器を構成する端面となる所定の領域にホウ素をイオン注入せず、活性層中の量子井戸層および障壁層を混晶化させないことのみ異なる試料を作成し、試料Bとした。

【0042】(光学損傷を受ける光出力レベルの測定)上記のようにして形成した試料A, Bの半導体レーザに対して、150~175mAの動作電流にて、光学損傷を受ける光出力レベル(CODレベル)を測定した。図7に示すように、従来例に係る試料Bは、CODレベルは約40mWであったのに対して、本発明に係る試料AのCODレベルは55~60mWであり、従来例に対して約50%程度の高出力化が可能となっていることが確認された。

【0043】(動作時間試験)また、上記の本発明に係る試料Aは、光出力30mW、環境温度60℃において、5000時間以上動作可能であり、高い信頼性が得られた。

【0044】本発明は上記の実施形態に限定されない。例えば、活性層の上下に形成されるクラッド層のn型とp型の配置は、いずれの場合でも構わない。また、バッファ層などを適宜形成することが可能である。また、活性層の両側部にもクラッド層を形成するダブルヘテロ構

造とすることも可能である。半導体レーザを構成する材料としては、AlGaInPの他の材料を用いることも可能である。その他、本発明の要旨を変更しない範囲で種々の変更が可能である。

#### 【0045】

【発明の効果】以上説明したように、本発明の半導体レーザによれば、信頼性などのレーザの性能を低下させずに高出力化を可能とする。

【0046】また、本発明の半導体レーザの製造方法によれば、本発明の半導体レーザを容易に製造可能であり、信頼性などのレーザの性能を低下させずに高出力化を可能とする半導体レーザを製造することが可能となる。

#### 【図面の簡単な説明】

【図1】図1(a)は本発明に係る半導体レーザの斜視図であり、図1(b)は(a)中のX-X'における断面図、図1(c)は(a)中のY-Y'における断面図である。

【図2】図2は本発明に係る半導体レーザの製造方法の製造工程を示す断面図であり、(a)はp型コンタクト層の形成工程まで、(b)はメサ形状の加工工程までを示す。

【図3】図3は図2の続きの工程であるn型領域の形成工程までを示し、(c)は図1(a)中のX-X'にお

ける断面図に相当し、(d)は図1(a)中のY-Y'における断面図に相当する。

【図4】図4は図3の続きの工程を示し、(e)は半導体レーザの共振器を構成する端面となる所定の領域に不純物を導入する工程まで、(f)は半導体レーザの共振器を構成する端面となる所定の領域の活性層中に不純物およびこの不純物に起因する空孔を拡散させるアニール処理工程までを示す。

【図5】図5は図4の続きの工程を示し、(g)は保護層の除去工程まで、(h)は劈開工程までを示す。

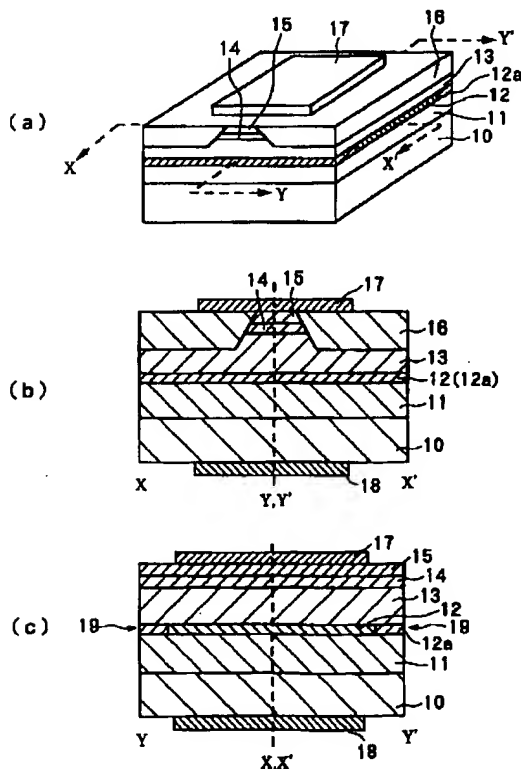
【図6】図6は実施例に係る活性層のPL波長調整のためのアニール処理温度に対するPL波長依存性を示す図である。

【図7】図7は実施例に係る共振器を構成する端面となる所定の領域への不純物の導入の有無に対する光学損傷を受ける光出力レベルの差を示す図である。

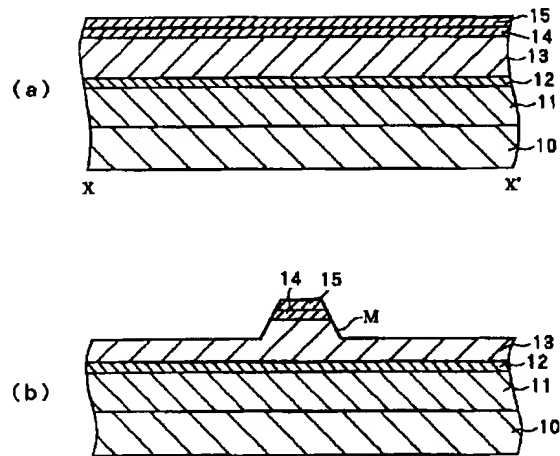
#### 【符号の説明】

10…基板、11…第1クラッド層、12, 12a…活性層、13…第2クラッド層、14…中間層、15…コンタクト層、17…p型電極、18…n型電極、19…共振器を構成する端面、20a, 20b, 21a, 21b…保護層、D1, D2…不純物、R…レジスト膜、M…メサ形状。

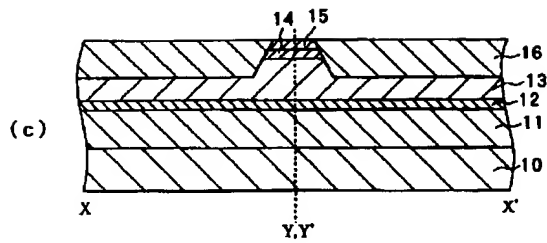
【図1】



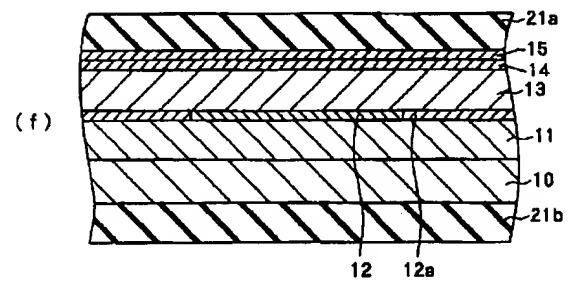
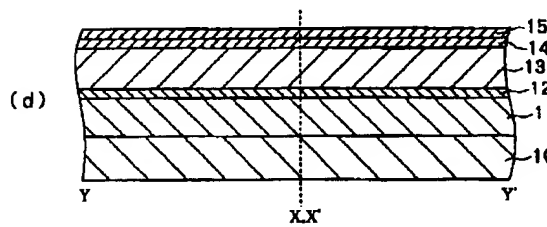
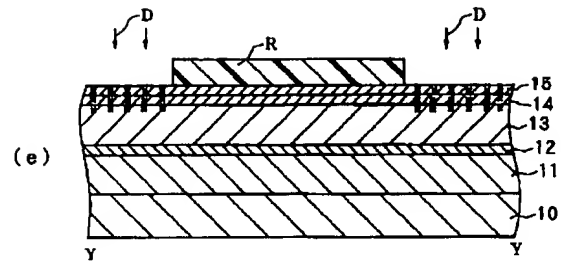
【図2】



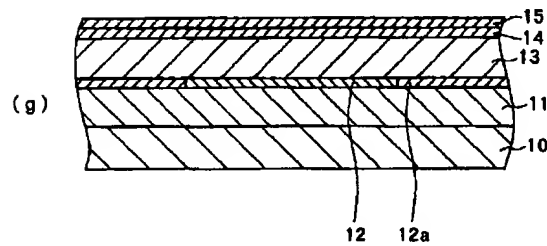
【図3】



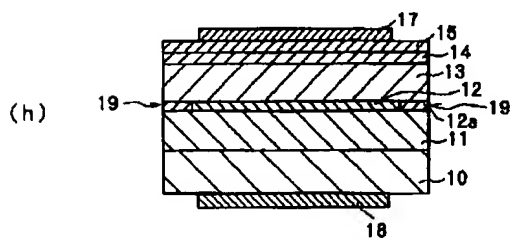
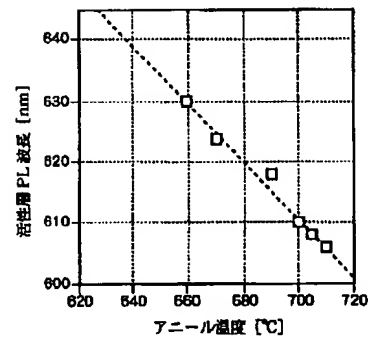
【図4】



【図5】



【図6】



【図7】

